

⑫ 公開特許公報(A)

昭63-93282

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)4月23日

H 04 N 5/335
H 01 L 27/14E-8420-5C
A-7525-5F

審査請求 未請求 発明の数 1 (全7頁)

⑮ 発明の名称 光電変換装置

⑯ 特 願 昭61-238017

⑰ 出 願 昭61(1986)10月8日

⑱ 発 明 者 橋 本 誠 二 東京都大田区下丸子3丁目30番2号 キャノン株式会社内
⑲ 発 明 者 原 田 忠 則 東京都大田区下丸子3丁目30番2号 キャノン株式会社内
⑳ 出 願 人 キャノン株式会社 東京都大田区下丸子3丁目30番2号
㉑ 代 理 人 弁理士 山下 穰平

明 細 書

1. 発明の名称

光電変換装置

2. 特許請求の範囲

(1) 光電変換素子の読出し信号を蓄積手段に一時蓄積した後、アンプを通して出力する光電変換装置において、

前記蓄積手段にバイアス電圧を適時印加するスイッチ手段を設けたことを特徴とする光電変換装置。

(2) 上記アンプの入力端子のリセット電位を上記蓄積手段のバイアス電位とほぼ同電位に設定したことを特徴とする特許請求の範囲第1項記載の光電変換装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は光電変換素子の読出し信号を蓄積手段に一時蓄積した後、アンプを通して出力する光電変換装置に関する。

〔従来技術〕

L S I 技術の進展に伴う撮像装置の小型化を達成するために、次に述べるような出力アンプの電源の単一化が提案されている。

第7図(A)は、従来の光電変換装置の概略的構成図、第7図(B)は、その信号転送動作を説明するための等価回路図、第7図(C)は、その転送の前後における信号波形状図である。

第7図(A)において、配列された光センサ $S_1 \sim S_n$ の読出し信号は一旦コンデンサ $C_1 \sim C_n$ に各々蓄積される。その後、水平走査部701からのパルス $\phi_{h1} \sim \phi_{hn}$ によってトランジスタ $Q_{s1} \sim Q_{sn}$ が順次ONとなり、コンデンサに蓄積された各読出し信号が出力ライン702に順次読出され、出力バッファアンプ703を通して外部へ出力される。その際、読出し信号が出力アンプ703から出力されることに、出力ライン702はトランジスタ Q_{rh} を通じてリセット電圧(ここでは+4V)にリセットされる。

このように出力アンプ703の入力端子に接続

された出力ライン702の電位を接地電位以外の低電位に設定することで、出力アンプ703のVss端子を接地し、Vdd端子に正電圧(ここでは+5V)を印加するだけの電源の単一化を達成することができる。

〔発明が解決しようとする問題点〕

しかしながら、このような従来の光電変換装置では、出力ライン702の電位が、読出し信号の信号成分電位とリセット電位との間で大きく変化する。通常センサ信号は後段の信号処理回路(後述)で適当な信号レベルまで増幅されるが、上述の様な不要成分は、信号成分よりかなり大きいために、回路系により飽和してしまい、結局は重要な信号成分も損なわれてしまうという問題点を有していた。逆に、ダイナミックレンジの大きい出力アンプを設けることは、駆動電圧の低レベル化に不利となり、撮像装置の小型化の支障ともなる。

詳述するために、同図(B)に示す等価回路を考える。まず、光センサからの読出し信号は一定の

十分駆動できるが、出力信号の信号成分部分はソースホロワ回路のシンク電流となるために、出力抵抗が十分小さくないと放電時定数が大きくなり、小信号の直線性が悪くなるという問題点があった。出力抵抗を小さくすると消費電流をロスすることになる。

さらに、上記不要成分を除去するためには、サンプルホールド(S/H)回路が必要となる。S/H回路のタイミングパルスは信号成分との位相関係が重要で、温度特性および電源電圧特性の点で設けない方が望ましい。しかし、S/H回路がないと、出力信号を低域フィルタにより帯域制限する時に、低域フィルタの遮断特性を急峻にする必要がある。これは画像信号の過渡特性を悪化させ、画質を低下させる原因となる。

〔問題点を解決するための手段〕

本発明による光電変換装置は、

光電変換素子の読出し信号を蓄積手段に一時蓄積した後、アンプを通して出力する光電変換装置において、

タイミングで容量Ctに蓄積される、出力ライン702は容量Chを有し、 $C_h = C_t$ とする。また、容量Ctの電位を v_1 、出力ライン702の電位を v_2 とし、電位 v_1 は0Vに、電位 v_2 はスイッチQrhが閉じることによって+4Vにリセットされるものとする。

容量Ctに読出し信号が蓄積され、出力ライン702がリセットされた状態でスイッチQsを閉じると、 $C_h = C_t$ であるために、電圧 v_2 はリセット電圧+4Vから電圧 $(2 + \frac{1}{2}v_1)$ Vまで低下する。続いて、スイッチQrhが閉じることで、出力ライン702はリセットされ+4Vに復帰する。

このように出力アンプ703の入力 v_2 は、同図(C)に示すように+4V~+2Vの間で大きく変動する。

さらに充放電時間は次のように考えられる。出力信号Voutのリセット電位部分はソースホロワ回路のソース電流によって負荷容量(ボンディング容量、配線容量、入力トランジスタ容量等)を

前記蓄積手段にバイアス電圧を適時印加するスイッチ手段を設けたことを特徴とする。

〔作用〕

このようなスイッチ手段によって上記蓄積容量の基準電位を適時変化させることができ、読出し信号の信号成分を損なうことなく、電源を単一化できる。

〔実施例〕

まず、本発明の基本的な動作を説明する。

第1図(A)は、本発明の基本動作の一例を説明するための回路図、第1図(B)は、その電圧波形図である。

同図(A)において、蓄積コンデンサCtには接地電圧(接点A)又はバイアス電圧+2V(接点B)を選択するスイッチが接続されており、出力ライン103にはリセット電圧+2Vを印加するためのスイッチQrhが接続されている。また、コンデンサCtの電圧を v_1 、出力ライン103の電圧を v_2 とする。

まず、コンデンサCtを接点Aに接続して接地

し、センサからの読出し信号をコンデンサC1に蓄積する。続いて、コンデンサC1を接点Bに接続して+2Vのバイアス電圧を印加する。これによって読出し信号レベルがゼロの時のコンデンサC1の電圧が出力ラインのリセット電圧と等しくなる。

続いて、スイッチQ5を閉じると、 $C1 = C_h$ であるから、電圧 V_1 の信号成分の $1/2$ が出力ライン103に現われ、電圧 V_2 として出力アンプ102に輸入する。そして、スイッチQ7hを閉じることで出力ライン103は+2Vにリセットされる(同図(B)参照)。

このように本発明によれば、信号成分のみが出力アンプ102に輸入し、入力電圧がリセットするごとに大きく変化することがないために、出力アンプ102のダイナミックレンジを大きくすることができ、 V_{rh} 又は V_{ct} の設定電位(振幅)に余裕をもたせることが可能となる。

次に、本発明の実施例に使用される光電変換素子の構成および基本的動作について説明する。

キャパシタ電極7は酸化膜6を挟んでp領域4と対向し、キャパシタ電極7にパルス電圧を印加することで浮遊状態にされたp領域4の電位を制御する。

その他に、n⁺領域5に接続されたエミッタ電極8、基板1の裏面に不純物濃度の高いn⁺領域11、およびバイポーラトランジスタのコレクタに電位を与えるためのコレクタ電極12がそれぞれ形成されている。

次に、基本的な動作を説明する。まず、バイポーラトランジスタのベースであるp領域4は負電位の初期状態にあるとする。このp領域4側から光13が入射し、入射光によって発生した電子・正孔対のうちの正孔がp領域4に蓄積され、蓄積された正孔によってp領域4の電位が正方向に上昇する(蓄積動作)。

続いて、キャパシタ電極7に読出し用の正電圧パルスが印加され、蓄積動作時のベース電位変化分に対応した読出し信号が浮遊状態にしたエミッタ電極8から出力される(読出し動作)。ただ

第2図(A)は、特開昭60-12759号公報～特開昭60-12765号公報に記載されている光電変換セルの概略的断面図、第2図(B)は、その等価回路図である。

両図において、n⁺シリコン基板1上に光電変換セルが形成され配列されており、各光電変換セルはSiO₂、Si₃N₄、又はポリシリコン等より成る素子分離領域2によって隣接する光電変換セルから電気的に絶縁されている。

各光電変換セルは次のような構成を有する。

エピタキシャル技術等で形成される不純物濃度の低いn⁻領域3上にはpタイプの不純物をドーピングすることでp領域4が形成され、p領域4には不純物拡散技術又はイオン注入技術等によってn⁺領域5が形成されている。p領域4およびn⁺領域5は、各々バイポーラトランジスタのベースおよびエミッタである。

このように各領域が形成されたn⁻領域3上には酸化膜6が形成され、酸化膜6上に所定の面積を有するキャパシタ電極7が形成されている。

し、ベースであるp領域4の蓄積電荷量はほとんど減少しないために、読出し動作の繰返しが可能である。

また、p領域4に蓄積された正孔を除去するには、エミッタ電極8を接地し、キャパシタ電極8に正電圧のリフレッシュパルスを印加する。このパルスを印加することでp領域4はn⁺領域5に対して順方向にバイアスされ、蓄積された正孔が除去される。そして、リフレッシュパルスが下がった時点でp領域4は負電位の初期状態に復帰する(リフレッシュ動作)。以後、同様に蓄積、読出し、リフレッシュという各動作が繰返される。

次に、このような光電変換セルを用いた本発明の実施例を説明する。

第3図は、本発明による光電変換装置の第1実施例の回路図である。

同図において、光電変換セルS1～Snのキャパシタ電極には駆動パルスφrが印加され、コレクタ電極には一定の正電圧が印加されている。ま

た、エミッタ電極は垂直ライン $VL_1 \sim VL_n$ に各々接続され、各垂直ラインはトランジスタ $Q_{t1} \sim Q_{tn}$ を介して容量 C_t の蓄積コンデンサ $C_1 \sim C_n$ の一方の端子に各々接続されている。コンデンサ $C_1 \sim C_n$ の他方の端子には、後述するようにバイアス電圧 V_{ct} が適時印加される。

各コンデンサの一方の端子はトランジスタ $Q_{s1} \sim Q_{sn}$ を介して出力ライン101に共通に接続されている。出力ライン101は容量 C_h を有し、蓄積コンデンサ $C_1 \sim C_n$ の容量 C_t と等しい。

出力ライン101には出力アンプ102の入力端子が接続され、またリセット電圧 V_{rh} を適時印加するためのトランジスタ Q_{rh} が接続されている。リセット電圧 V_{rh} は出力アンプ102の直線性が良好な範囲で電圧値が選択され、本実施例では1.5～3.5Vである。また、上述したように出力アンプ102は単一電源で駆動される。

後、パルス $\phi_{h1} \sim \phi_{hn}$ のタイミングで出力動作が行われる。

すなわち、パルス ϕ_{h1} によってトランジスタ Q_{s1} がONとなり、すでに述べたように、コンデンサ C_1 に蓄積されている光電変換セル S_1 の読出し信号が出力ライン101に読出される。続いて、パルス ϕ_{rh} によってトランジスタ Q_{rh} がONとなり出力ライン101が電圧+2Vにリセットされる。以下同様にして、コンデンサ $C_2 \sim C_n$ に蓄積された読出し信号が順次出力ライン101に読出され、出力アンプ102を通して外部へ出力される(期間 T_3)。

出力動作が終了すると、パルス ϕ_{vc} および駆動パルス ϕ_r によってリフレッシュ動作を行う(期間 T_4)。

第5図は、上記実施例を使用した撮像装置の一例の概略的構成図である。

同図において、撮像素子501は上記実施例の構成を有し、その出力信号 V_{out} は信号処理回路502によってゲイン調整等の処理が行われ、

トランジスタ $Q_{s1} \sim Q_{sn}$ のゲート電極には、走査回路103からパルス $\phi_{h1} \sim \phi_{hn}$ が順次印加され、トランジスタ $Q_{t1} \sim Q_{tn}$ のゲート電極にはパルス ϕ_t が共通に印加される。

また、各垂直ラインはトランジスタ $Q_{r1} \sim Q_{rn}$ を介して電圧 V_{vc} が印加され、各トランジスタのゲート電極にはパルス ϕ_{vc} が印加される。

第4図は、本実施例の動作を説明するためのタイミングチャートである。

まず、パルス ϕ_{vc} および ϕ_t によってトランジスタ $Q_{r1} \sim Q_{rn}$ およびトランジスタ $Q_{t1} \sim Q_{tn}$ をONとして、コンデンサ $C_1 \sim C_n$ をクリアし(期間 T_1)、続いて駆動パルス ϕ_r によって各光電変換セルの読出し信号をトランジスタ $Q_{t1} \sim Q_{tn}$ を通してコンデンサ $C_1 \sim C_n$ に蓄積する(期間 T_2)。この時のバイアス電圧 V_{ct} は接地電位である。

次に、バイアス電圧 V_{ct} を+2Vに設定した

NTSC信号等の標準テレビジョン信号として出力される。

また、撮像素子501を駆動するための各種パルス ϕ およびバイアス電圧 V_{ct} はドライバ503によって供給され、ドライバ503は制御部504の制御によって動作する。すなわち、ここではドライバ503がバイアス電圧 V_{ct} を適時印加するスイッチ手段を兼ねている。また、制御部504は撮像素子501の出力に基いて信号処理回路502のゲイン等を調整するとともに、露出制御手段505を制御して撮像素子301に入射する光量を調整する。

なお、蓄積コンデンサ $C_1 \sim C_n$ に印加されるバイアス電圧 V_{ct} はドライバ503から供給されているが、第6図に示すように撮像素子501に内部電源601を設けてもよい。この場合は、制御部504からの制御パルス ϕ_{ct} によって内部電源601を動作させ、バイアス電圧 V_{ct} を発生させる。

【発明の効果】

以上詳細に説明したように、本発明による光電変換装置は、読出し時に一時蓄積容量の基本電位を変化させるという簡単な方法で、撮像素子駆動電圧の単一電源化が可能となり、撮像装置の小型化および低消費電力化を更に一步前進させることができる。

4. 図面の簡単な説明

第1図(A)は、本発明の基本動作の一例を説明するための回路図、第1図(B)は、その電圧波形図、

第2図(A)は、特開昭60-12758号公報～特開昭60-12765号公報に記載されている光電変換セルの概略的断面図、第2図(B)は、その等価回路図、

第3図は、本発明による光電変換装置の第1実施例の回路図、

第4図は、本実施例の動作を説明するためのタイミングチャート、

第5図は、上記実施例を使用した撮像装置の一例の概略的構成図、

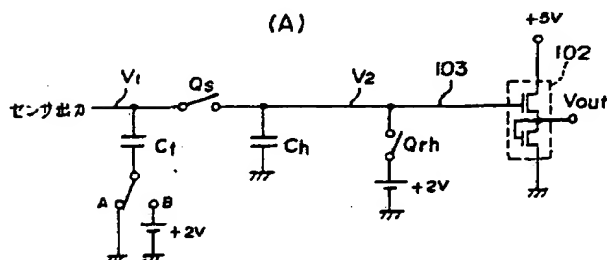
第6図は、本発明の他の実施例の部分的回路図、

第7図(A)は、従来の光電変換装置の概略的構成図、第7図(B)は、その信号伝送動作を説明するための等価回路図、第7図(C)は、その転送の前後における信号波形図である。

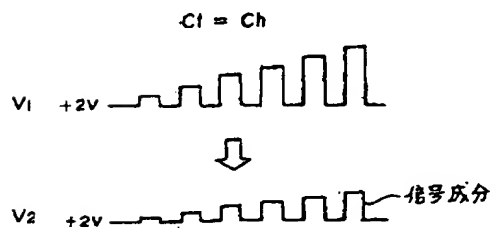
- 101・・・出力ライン
- 102・・・出力バッファアンプ
- 103・・・走査回路
- 601・・・内部電源
- C1～Cn・・・蓄積コンデンサ
- S1～Sn・・・光電変換セル
- Qrh・・・トランジスタ

代理人 弁理士 山下 稔 平

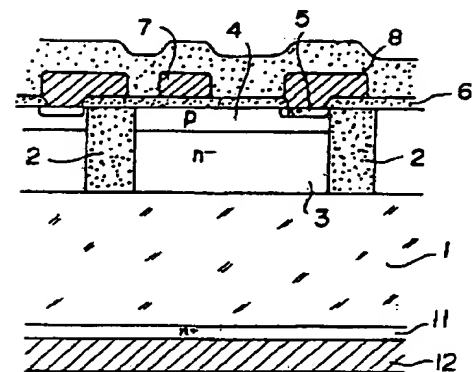
第1図



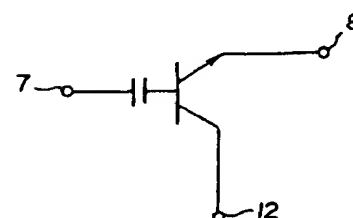
(B)



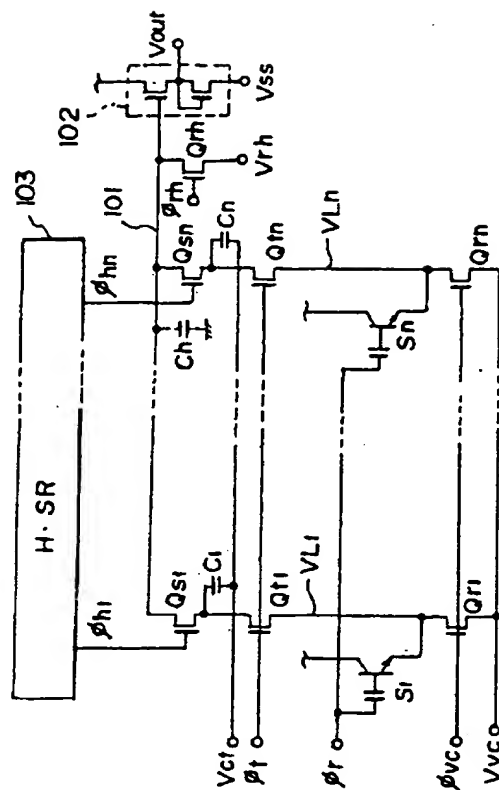
第2図(A)



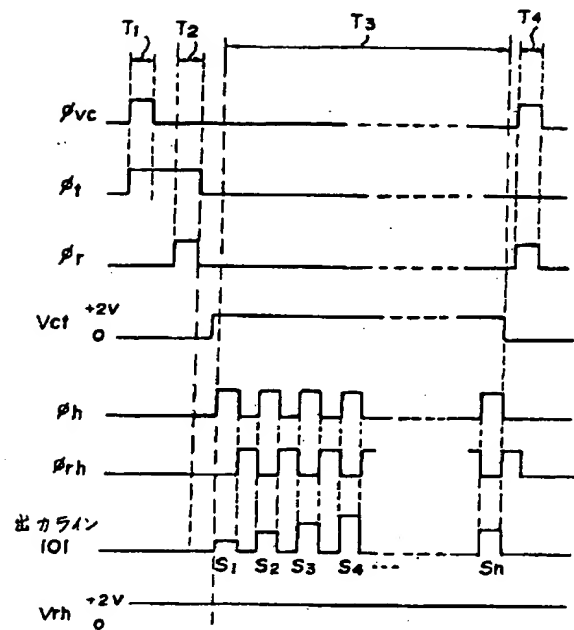
第2図(B)



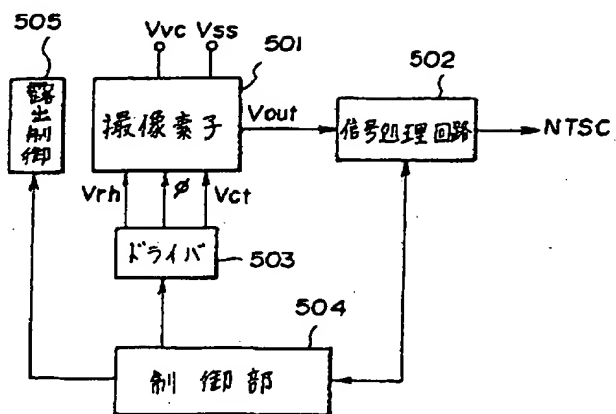
第 3 図



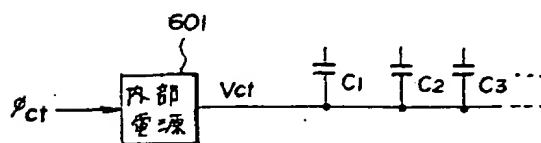
第 4 図



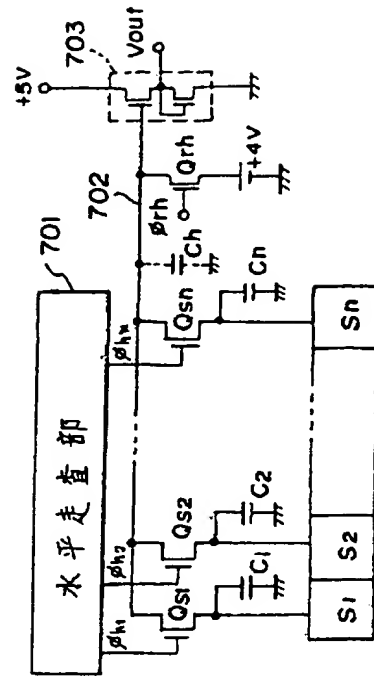
第 5 図



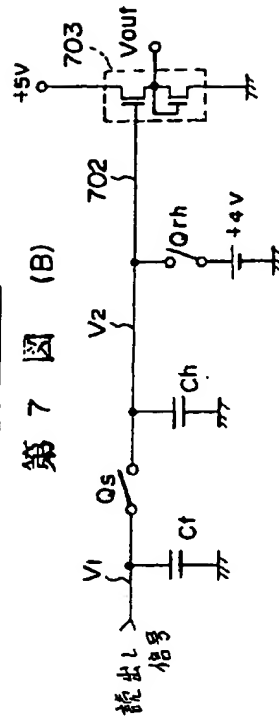
第 6 図



第 7 図 (A)



第 7 図 (B)



第 7 図 (C)

$C_t = C_h$

